

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-110986

(43)Date of publication of application : 20.04.2001

(51)Int.Cl.

H01L 25/07
H01L 25/18
H01L 25/065

(21)Application number : 2000-275475

(71)Applicant : FAIRCHILD KOREA SEMICONDUCTOR KK

(22)Date of filing : 11.09.2000

(72)Inventor : NAN JIHAKU
ZEN GOSHO

(30)Priority

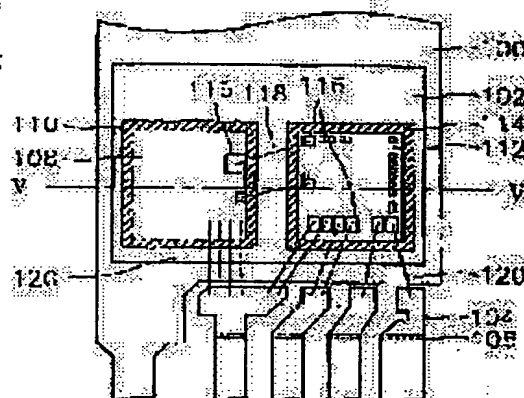
Priority number : 1999 9939065 Priority date : 13.09.1999 Priority country : KR

(54) POWER ELEMENT WITH MULTI-CHIP PACKAGE STRUCTURE AND MANUFACTURING METHOD THEREOF

(57)Abstract

PROBLEM TO BE SOLVED: To provide a power element with a multi-chip package structure and a manufacturing method for simplifying the productive step and making the package small while insulation is sufficiently ensured between two chips mounted on one chip pad.

SOLUTION: In a packaging step, a transistor chip 108 as a switching element and a control IC chip 112 as a driving element are mounted concurrently on a single package. In this case, the packaging step is simplified by mounting the control IC chip 112 side by side with the transistor chip 108 on a chip pad 102 of a lead frame 100 using an insulating tape 114 with high insulation breakdown strength between the switching element and the control IC chip 112. Alternatively, the power element with a multi-chip package structure in a manufacturing method has both chips mounted in piles with liquid non-conductive adhesive to reduce the size of the package.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

マルチチップパッケージ構造をもつ電力素子及びその製造方法

特開 2001-110986

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110986

(P2001-110986A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 25/07		H 0 1 L 25/04	C
25/18		25/08	Z
25/065			

審査請求 未請求 請求項の数24 O L (全 9 頁)

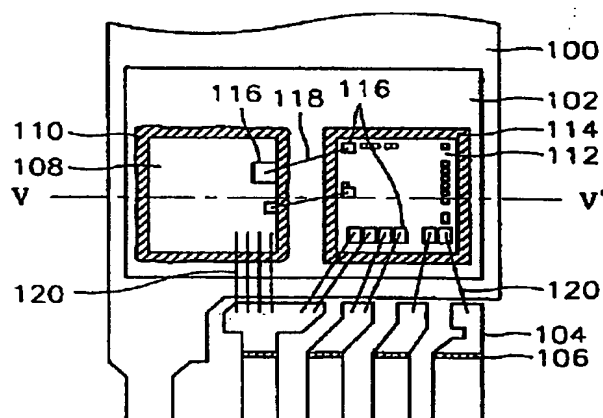
(21) 出願番号	特願2000-275475 (P2000-275475)	(71) 出願人	500425851 フェアチャイルド코리아半導體株式会社 大韓民国京畿道富川市遠美区陶唐洞82-3番地
(22) 出願日	平成12年9月11日 (2000.9.11)	(72) 発明者	南 時 栢 大韓民国仁川市延壽区東春1洞919番地 ハナ2次アパート208棟101号
(31) 優先権主張番号	1999P-39065	(72) 発明者	全 五 燮 大韓民国ソウル特別市西大門区延禧洞700番地 大林アパート2棟308号
(32) 優先日	平成11年9月13日 (1999.9.13)	(74) 代理人	100086368 弁理士 萩原 誠
(33) 優先権主張国	韓国 (K R)		

(54) 【発明の名称】 マルチチップパッケージ構造をもつ電力素子及びその製造方法

(57) 【要約】 (修正有)

【課題】 一つのチップパッドに搭載される2つのチップ間に十分な絶縁性を確保しながら工程を単純化させ、かつパッケージを小型化できるマルチチップパッケージ構造をもつ電力素子及びその製造方法を提供する。

【解決手段】 スイッチング素子であるトランジスタチップ108と駆動素子であるコントロールICチップ112とが同時に単一のパッケージに搭載されながら、スイッチング素子とコントロールICチップとの間に高い絶縁耐圧を有する絶縁テープ114を使ってコントロールICチップ112をリードフレーム100のチップパッド102上のトランジスタチップ108と並べて取り付けすることでパッケージング工程を単純化させる。あるいは液状の非導電性接着剤を用いて両チップを重ねて取り付けすることでパッケージの寸法を減らすマルチチップパッケージ構造をもつ電力素子及びその製造方法。



【特許請求の範囲】

【請求項 1】 チップパッドとインナーリードとアウターリードとを含むリードフレームと、

前記リードフレームの前記チップパッドに導電性接着剤を介して取り付けられたスイッチング素子であるトランジスタチップと、

前記リードフレームの前記チップパッド上に前記トランジスタチップに隣接して絶縁テープにより取り付けられた駆動素子であるコントロール IC チップと、

前記トランジスタチップのボンドパッドと前記コントロール IC チップのボンドパッドとを相互接続させる第 1 金属細線と、

前記トランジスタチップの前記ボンドパッド及び前記コントロール IC チップの前記ボンドパッドと前記リードフレームのインナーリードとを相互接続させる第 2 金属細線と、

前記リードフレームの前記チップパッド、前記インナーリード、前記トランジスタチップ、前記コントロール IC チップ及び前記第 1 及び第 2 金属細線を封止する手段とを具備することを特徴とするスイッチング素子であるトランジスタと駆動素子であるコントロール IC チップとが同時に単一のパッケージに搭載されるマルチチップパッケージ構造をもつ電力素子。

【請求項 2】 前記導電性接着剤は、ソルダであることを特徴とする請求項 1 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 3】 前記スイッチング素子であるトランジスタチップは、絶縁耐圧が 500～1000V 範囲であることを特徴とする請求項 1 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 4】 前記絶縁テープは、前記導電性接着剤が溶ける温度よりも低い温度で接着されることを特徴とする請求項 1 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 5】 前記絶縁テープは、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂からなる単層構造であることを特徴とする請求項 1 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 6】 前記絶縁テープは、多層構造であることを特徴とする請求項 1 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 7】 前記多層構造は、3層構造であることを特徴とする請求項 6 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 8】 前記 3 層構造は、第 1 接着層、絶縁層及び第 2 接着層からなることを特徴とする請求項 7 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 9】 前記第 1 接着層及び第 2 接着層は、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂であることを特徴とする請求項 8 に記載のマルチチップパッケージ

構造をもつ電力素子。

【請求項 10】 前記絶縁層は、前記トランジスタチップの絶縁耐圧に応じて厚さを異にすることを特徴とする請求項 8 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 11】 リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤であるソルダを使って取り付ける工程と、前記チップパッド上の前記トランジスタチップに隣接して絶縁テープを取り付ける工程と、

前記絶縁テープ上に熱及び圧力を用いて駆動素子であるコントロール IC チップを取り付ける工程と、

前記トランジスタチップ及び前記コントロール IC チップに対してワイヤーボンディングを行なう工程と、

前記結果物に対して封止を行なう工程とを具備することを特徴とするマルチチップパッケージ構造をもつ電力素子の製造方法。

【請求項 12】 前記絶縁テープに前記コントロール IC チップを取り付けたとき、前記コントロール IC チップの縁部から前記絶縁テープの縁部までの距離が、少なくとも 100 μm 以上になるように前記絶縁テープの寸法を前記コントロール IC チップのそれより大きくすることを特徴とする請求項 11 に記載のマルチチップパッケージ構造をもつ電力素子の製造方法。

【請求項 13】 チップパッドとインナーリードとアウターリードとを含むリードフレームと、

前記リードフレームの前記チップパッド上に導電性接着剤を介して取り付けられたスイッチング素子であるトランジスタチップと、前記トランジスタチップ表面の縁部の一定領域を除いた残りの中央部を覆う絶縁性接着手段と、

前記絶縁性接着手段上に取り付けられるコントロール IC チップと、

前記コントロール IC チップのボンドパッドと前記トランジスタチップのボンドパッドとを相互接続させる第 1 金属細線と、

前記トランジスタチップの前記ボンドパッド及び前記コントロール IC チップの前記ボンドパッドと前記リードフレームの前記インナーリードとを相互接続させる第 2 金属細線と、

前記リードフレームの前記チップパッド、前記インナーリード、前記トランジスタチップ、前記コントロール IC チップ及び前記第 1 及び第 2 金属細線を封止する手段とを具備することを特徴とするスイッチング素子であるトランジスタチップと駆動素子であるコントロール IC チップが同時に単一のパッケージに搭載されるマルチチップパッケージ構造をもつ電力素子。

【請求項 14】 前記導電性接着剤は、ソルダであることを特徴とする請求項 13 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 15】 前記スイッチング素子であるトランジスタチップは、絶縁耐圧が 500～1000V 範囲であることを特徴とする請求項 13 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 16】 前記絶縁性接着手段は、単層または多層構造をもつ絶縁テープであることを特徴とする請求項 13 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 17】 前記単層構造の絶縁テープは、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂であることを特徴とする請求項 16 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 18】 前記多層構造の絶縁テープは第 1 接着層、絶縁層及び第 2 接着層からなる 3 層構造であることを特徴とする請求項 16 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 19】 前記絶縁性接着手段は、液状の非導電性接着剤であることを特徴とする請求項 13 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 20】 前記トランジスタチップで前記絶縁性接着手段により覆われない一定領域は少なくともワイヤボンディングできる距離であることを特徴とする請求項 13 に記載のマルチチップパッケージ構造をもつ電力素子。

【請求項 21】 リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤であるソルダを使って取り付け工程と、前記トランジスタチップ上に絶縁性接着手段を形成する工程と、前記絶縁性接着手段上にコントロール IC チップを取り付ける工程と、前記トランジスタチップ及び前記コントロール IC チップに対してワイヤボンディングを行なう工程と、前記結果物に対して封止を行なう工程とを具備することを特徴とするマルチチップパッケージ構造をもつ電力素子の製造方法。

【請求項 22】 前記絶縁性接着手段は、絶縁テープであることを特徴とする請求項 21 に記載のマルチチップパッケージ構造をもつ電力素子の製造方法。

【請求項 23】 前記絶縁性接着手段は、液状の非導電性接着剤であることを特徴とする請求項 21 に記載のマルチチップパッケージ構造をもつ電力素子の製造方法。

【請求項 24】 前記コントロール IC チップを取り付ける工程後に、前記液状の非導電性接着剤を硬化させるための熱処理工程をさらに施すことを特徴とする請求項 23 に記載のマルチチップパッケージ構造をもつ電力素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電力素子に係り、よ

り詳細には、スイッチング素子であるトランジスタと駆動素子であるコントロール IC とが同時に単一のパッケージに搭載されながら、スイッチング素子とコントロール IC との間に高い絶縁耐圧を要するマルチチップパッケージ及びその製造方法に関する。

【0002】

【従来の技術】 電力素子において、SPS (Smart Power Switching) 製品は、駆動素子であるコントロール IC と、スイッチング素子であるトランジスタとで構成される。このような SPS 電力素子のパッケージング工程では、一つのチップパッドに二つのチップを同時に搭載することになる。しかし、この場合、両チップ間、すなわちコントロール IC チップとトランジスタチップとの間の絶縁が重要な問題となる。一般に、SPS 電力素子をパッケージング工程で絶縁させる方法としては、一つのチップに対してダイ接着剤の間にセラミック板またはエポキシモールドコンパウンド板を挟み込んで接着させたり、または液状の非導電性接着剤を使って接着させる方法が知られている。

【0003】 図 1 乃至図 3 は、従来の技術において、一つのチップパッドに 2 つのチップを搭載する場合、両チップ間の絶縁方法を説明するために示す断面図である。図 1 は、一つのチップに対してダイ接着剤の間にセラミック板を挟み込んだ場合の断面図である。詳細に説明すれば、スイッチング素子であるトランジスタチップ 11 がチップパッド 10 上に導電性接着剤 12 によって取り付けられている。また、コントロール IC チップ 16 は、チップパッド 10 から絶縁を確保するために、ダイ接着剤 13、14 の間にセラミック板 15 を挟んだ状態で接着されている。図中、参照符号 17 は、封止手段であるエポキシモールドコンパウンド (EMC) で覆われるモールドラインを表わす。ところが、前述した工程では、セラミック板の取扱い時にセラミック板が割れ易く、また、セラミック板が高価なため製造コストが上昇する。さらに、セラミック板を挟み込む工程を追加で行なう必要があるため、パッケージング工程が複雑となるという問題がある。

【0004】 図 2 は、一つのチップに対し、ダイ接着剤の間に EMC 板を挟み込んだ場合の断面図である。詳細に説明すれば、スイッチング素子であるトランジスタチップ 21 がチップパッド 20 上に導電性接着剤 22 によって取り付けられている。また、コントロール IC チップ 26 は、チップパッド 20 から絶縁を確保するためにダイ接着剤 23、24 の間に EMC 板 25 を挟んだ状態で接着されている。図中、参照符号 27 は、封止手段であるエポキシモールドコンパウンド (EMC) で覆われるモールドラインを表わす。この場合には、EMC 板 25 がセラミック板に比べてやや安価ではあるが、EMC 板を製造する工程と、これを挟み込む工程とをさらに実施する必要があるため、依然として工程が複雑になり、

しかも量産性に劣るという問題がある。

【0005】図3は、一つのチップに対し、ダイ接着剤として液状の非導電性接着剤を使用する場合の断面図である。詳細に説明すれば、スイッチング素子であるトランジスタチップ31がチップパッド30上に導電性接着剤32により取り付けられている。また、コントロールICチップ36は、チップパッド30から絶縁を確保するため、液状の非導電性接着剤35により接着されている。図中、参照符号37は、封止手段であるエポキシモールドコンパウンド（EMC）で覆われるモールドラインを表わす。

【0006】しかし、液状の非導電性接着剤35を使用する場合、液状の非導電性接着剤の厚さが一様に形成されないためチップが傾き、所謂チップチルトの問題が生じる。すると、液状の非導電性接着剤35を硬化させてコントロールICチップ36を取り付ける過程で液状の非導電性接着剤にボイドが生じて製品の安定した信頼性が確保し難い。また、コントロールICチップ36が液状の非導電性接着剤35と完全には接着されず、接着界面に割れ目が生じるデラミネーション（delamination）現象が生じて製品の信頼性を落とす要因として作用する。

【0007】前述した方法のほかにも、二つのチップを積み重ねてパッケージングする方法があるが、これらの方法は、米国特許第5、777、345号（“Multi-chip Integrated Circuit Package”, Jul. 7, 1988）、第4、697、095号（“Chip-On-Chip Semiconductor Device Having Selectable Terminal”, Sep. 29, 1987）及び第4、703、483号（“Chip-On-Chip Type Integrated Circuit Device”, Oct. 27, 1987）として特許登録されている。

【0008】

【発明が解決しようとする課題】本発明の目的は、一つのチップパッドに搭載される2つのチップの間に十分な絶縁性を確保しながら工程を単純化させ、かつパッケージを小型化できるマルチチップパッケージ構造をもつ電力素子を提供するにある。本発明の他の目的は、マルチチップパッケージ構造をもつ電力素子の製造方法を提供するにある。

【0009】

【課題を解決するための手段】前記目的を達成するために、本発明は、第1実施形態を通じて、チップパッドとインナーリードとアウターリードとを含むリードフレームと、前記リードフレームの前記チップパッドに導電性接着剤を介して取り付けられたスイッチング素子であるトランジスタチップと、前記リードフレームの前記チップパッド上に前記トランジスタチップに隣接して絶縁テ

ープにより取り付けられた駆動素子であるコントロールICチップと、前記トランジスタチップのボンドパッドと前記コントロールICチップのボンドパッドとを相互接続させる第1金属細線と、前記トランジスタチップの前記ボンドパッド及び前記コントロールICチップの前記ボンドパッドと前記リードフレームのインナーリードとを相互接続させる第2金属細線と、前記リードフレームの前記チップパッド、前記インナーリード、前記トランジスタチップ、前記コントロールICチップ及び前記第1及び第2金属細線を封止する手段とを具備することを特徴とするスイッチング素子であるトランジスタと駆動素子であるコントロールICとが同時に単一のパッケージに搭載されるマルチチップパッケージ構造をもつ電力素子を提供する。

【0010】本発明の好ましい実施形態によれば、前記導電性接着剤は、ソルダであることが好ましく、前記スイッチング素子であるトランジスタチップは絶縁耐圧が500～1000Vであることが好ましい。前記絶縁テープは、前記導電性接着剤が溶ける温度よりも低い温度で接着されるものであって、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂からなる単層構造であるか、または第1接着層、絶縁層及び第2接着層の3層構造からなる多層構造であることが好ましい。ここで、前記第1接着層及び第2接着層は、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂であることが好ましい。好ましくは、前記絶縁層は、前記スイッチング素子であるトランジスタチップの絶縁耐圧によって厚さを異にするのがよい。

【0011】前記目的を達成するために、本発明は、第2及び第3実施形態を通じて、チップパッドとインナーリードとアウターリードとを含むリードフレームと、前記リードフレームの前記チップパッド上に導電性接着剤を介して取り付けられたスイッチング素子であるトランジスタチップと、前記トランジスタチップ表面の縁部の一定領域を除いた残りの中央部を覆う絶縁性接着手段と、前記絶縁性接着手段上に取り付けられたコントロールICチップと、前記コントロールICチップのボンドパッドと前記トランジスタチップのボンドパッドとを相互接続させる第1金属細線と、前記トランジスタチップの前記ボンドパッド及び前記コントロールICチップの前記ボンドパッドと前記リードフレームのインナーリードとを相互接続させる第2金属細線と、前記リードフレームの前記チップパッド、前記インナーリード、前記トランジスタチップ、前記コントロールICチップ及び前記第1及び第2金属細線を封止する手段とを具備することを特徴とするスイッチング素子であるトランジスタと駆動素子であるコントロールICとが同時に単一のパッケージに搭載されるマルチチップパッケージ構造をもつ電力素子を提供する。

【0012】本発明の好ましい実施形態によれば、前記導電性接着剤は、ソルダであることが好ましく、前記ス

イッチング素子であるトランジスタチップは絶縁耐圧が 500~1000V であることが好ましい。前記絶縁性接着手段は、単層構造または多層構造をもつ絶縁テープであって、単層構造である場合にはポリイミド系の熱硬化性樹脂または熱可塑性樹脂のみを使用したものが好ましく、多層構造である場合にはポリイミド系の熱硬化性樹脂または熱可塑性樹脂からなる第 1 及び第 2 接着層と、その間に絶縁層が挟んであるものが好ましい。あるいは、前記絶縁性接着手段としては、液状の非導電性接着剤を使用することもできる。前記トランジスタチップで前記絶縁性接着手段により覆われない一定距離は少なくともワイヤボンディングできる距離であることが好ましい。

【0013】前記他の目的を達成するために、本発明は第 1 実施形態を通じて、リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤であるソルダを使って取り付け工程と、前記リードフレームチップパッドに前記トランジスタチップに隣接して絶縁テープを取り付ける工程と、前記絶縁テープ上に熱及び圧力を用いてコントロール IC チップを取り付ける工程と、前記トランジスタチップ及び前記コントロール IC に対するワイヤボンディングを行なう工程と、前記結果物に対して封止を行なう工程とを具備することを特徴とするマルチチップパッケージ構造をもつ電力素子の製造方法を提供する。

【0014】本発明の好ましい実施形態によれば、前記絶縁テープに前記コントロール IC チップを取り付けたとき、前記コントロール IC チップの縁部から前記絶縁テープの縁部までの距離が少なくとも 100 μm 以上になるように、前記絶縁テープの寸法を前記コントロール IC チップのそれよりも大きくすることが好ましい。前記他の目的を達成するために、本発明は、第 2 及び第 3 実施形態を通じて、リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤であるソルダを使って取り付け工程と、前記トランジスタチップ上に絶縁性接着手段を形成する工程と、前記絶縁性接着手段上にコントロール IC チップを取り付ける工程と、前記トランジスタチップ及び前記コントロール IC チップに対してワイヤボンディングを行なう工程と、前記結果物に対して封止を行なう工程とを具備することを特徴とするマルチチップパッケージ構造をもつ電力素子の製造方法を提供する。

【0015】本発明の好ましい実施形態によれば、前記絶縁性接着手段としては、絶縁テープまたは液状の非導電性接着剤を使用することが好ましい。前記導電性接着手段として液状の非導電性接着剤を使用する場合、前記コントロール IC チップを取り付ける工程後に、液状の非導電性接着剤を硬化させるための熱処理工程をさらに施すことが好ましい。

【0016】

【発明の実施の形態】以下、添付した図面に基づき、本発明の好ましい実施形態を詳細に説明する。本発明でいうリードフレーム、パッケージ封止手段は最も広い意味で使用されるものであり、図面に示すような特定の形状に限定されるものではない。

【0017】本発明はその技術的な思想及び必須の特徴事項を逸脱しない範囲であれば、他の方式で実施できる。例えば、好ましい実施形態においては、リードフレームの形状が、リードが片方の方向にのみ構成されるような形態となっているが、DIP (Dual In Line)、SO (Small Outline) 及びその他の形態のパッケージに用いられるリードフレームの形状と同様であっても構わない。また、モールドラインの形状が四角形となっているが、他の形状になっても良い。よって、以下の好ましい実施形態に記載の内容は例示的なものに過ぎず、本発明を限定するものではない。

【0018】第 1 実施形態；スイッチングトランジスタチップ及びコントロール IC チップを並列に位置づけた場合

図 4 は、本発明の第 1 実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するための平面図である。図 4 を参照すれば、チップ 108、112 をチップパッド 102 に取り付けてワイヤボンディングを完了し、封止工程を行なう前の平面図である。本発明によるマルチチップパッケージ構造をもつ電力素子は、チップパッド 102 とインナーリード 104 とアウターリード（図示せず）を含むリードフレーム 100 と、前記リードフレームのチップパッド 102 に導電性接着剤 110 により取り付けられたスイッチング素子であるトランジスタチップ 108 と、前記リードフレームのチップパッド 102 上に前記トランジスタチップ 108 に隣接して絶縁テープ 114 により取り付けられたコントロール IC チップ 112 と、前記トランジスタチップ 108 のボンドパッド 116 と前記コントロール IC チップ 112 のボンドパッド 116 とを相互接続させる第 1 金属細線 118 と、前記トランジスタチップ 108 のボンドパッド 116 及び前記コントロール IC チップ 112 のボンドパッド 116 と前記リードフレームのインナーリード 104 とを互いに接続させる第 2 金属細線 120 と、前記リードフレームのチップパッド 102、インナーリード 104、トランジスタチップ 108、コントロール IC チップ 112 及び前記第 1 及び第 2 金属細線 118、120 を封止する手段（図 5 の 128）とで構成される。図中、参照符号 106 は、インナーリードの先端部に対してワイヤボンディングがうまくなされるように処理したコイニング部を表わす。

【0019】ここで、500~1000V の高い絶縁耐圧を要するトランジスタチップ 108 に対してコントロール IC チップ 112 の絶縁性を確保するために、コン

トロール ICチップ 112 を絶縁テープ 114 を使ってチップパッド 102 に取り付けける。これは、本発明の目的を達成する重要な手段となる。すなわち、従来の技術ではセラミック板 (図 1 の 15) または EMC 板 (図 2 の 25) を使ってコントロール ICチップを絶縁させていたため、製造コストが上昇したり、ダイ接着工程が長くて複雑であった。さらに、収率及び信頼性の低下の問題もあった。すなわち、セラミック板や EMC 板を取り付ける工程及びダイ接着剤 (図 1 の 13、14) を硬化させるための熱処理工程を追加で施す必要があった。

【0020】しかし、本発明では、絶縁テープ 114 を使ってコントロール ICチップ 112 をチップパッド 102 に取り付けけるため、ダイ接着工程が簡単に行なえる。また、セラミック板や EMC 板を使用しないため製造コストが下がり、加えて収率及び製品の信頼性も向上する。ここで、十分な絶縁耐圧を確保するために、絶縁テープ 114 の寸法がコントロール ICチップ 112 のそれより大きい必要がある。このために、コントロール ICチップ 112 の縁部から絶縁テープ 114 までの距離を 100 μ m 以上にすることが好ましい。

【0021】図 5 は、本発明の第 1 実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するためのものである。図 5 を参照すれば、図 4 の V-V' 線断面図であって、封止工程を完了したときの状態を表わす。ここで、通常、導電性接着剤 110 としては溶ダを使用する。したがって、溶ダを使ってトランジスタチップ 108 を先に取り付け、次いで絶縁テープ 114 を使ってコントロール ICチップ 112 を取り付けけるため、絶縁テープ 114 は、導電性接着剤 110 である溶ダが溶ける温度よりも低い温度で接着がなされる特性を有したものをすることが好ましい。前記絶縁テープ 114 としては、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂を使った単層または多層構造のものを使用する。図中、参照符号 130 は、モールド工程を完了したとき封止手段である EMC が形成される領域であるモールドラインを表わす。

【0022】図 6 は、本発明で用いられる絶縁テープ 114 の構造を説明するために示す断面図である。図 6 を参照すれば、絶縁テープ 114 は、それが多層構造である場合、第 1 接着層 122、絶縁層 124 及び第 2 接着層 126 で構成される。前記第 1 及び第 2 接着層 122 及び 126 の材質としては、ポリイミド系の熱硬化性樹脂または熱可塑性樹脂を使用し、絶縁層 124 の材質としては、高い絶縁強度をもつポリイミドを主として使用する。前記絶縁層 124 の絶縁強度は、200°C の温度で、横/縦が 25 μ m の面積当たり 5000 V 以上の電圧を絶縁できるのが好ましい。

【0023】通常、絶縁テープ 114 が 3 層構造である場合、第 1 及び第 2 接着層 122 及び 126 の厚さはそれぞれ 25 μ m であり、絶縁層 124 の厚さは 50 μ m で

あって、総厚さが 100 μ m であるものを使用するが、高い絶縁耐圧が要求される場合には前記絶縁層 124 の厚さをさらに大きくすることができる。逆に、低い絶縁耐圧が要求される製品に用いられる絶縁テープ 114 の場合には、絶縁テープ 114 の厚さを薄くでき、必要ならば絶縁層 124 を構成せずにポリイミド系材質の単層構造からなる絶縁テープを使用することもできる。一般的な SPS 電力素子で要求される絶縁耐圧は 650 V 用、800 V 用の 2 種類がある。したがって、製品で要求される絶縁耐圧の強度に応じて絶縁テープの材質及び厚さを調節すれば、セラミック板や EMC 板を使用しなくても、両チップ間に十分な絶縁耐圧を確保しながら工程を単純化させることができる。

【0024】製造方法

次に、本発明の第 1 実施形態によるマルチチップパッケージ構造をもつ電力素子の製造方法を説明する。まず、リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤である溶ダを使って取り付けける。次に、前記リードフレームで前記トランジスタチップに隣接して絶縁テープを取り付け、適宜な温度及び圧力、すなわち、250~300°C の温度と、150~300 mg の圧力で前記絶縁テープ上にコントロール ICチップを取り付ける。その後、前記トランジスタチップ及び前記コントロール ICチップに対してワイヤーボンディングを行い、前記ワイヤーボンディングの行われた結果物に対してエポキシモールドコンパウンド (EMC) を使って封止工程を行なう。

【0025】既存の工程では、ダイ接着剤を使ってセラミック板や薄い EMC 板を先に取り付け、その上にダイ接着剤を使ってコントロール ICチップを取り付けていた。しかし、このような工程は複雑なだけでなく、ダイ接着剤でボイド、デラミネーション及びダイチルトなどの不良が生じて収率が低下したり、製品の信頼性が低下するという問題があった。しかし、本発明では、絶縁テープのみを使ってコントロール ICチップを取り付けるので、十分な絶縁特性を確保できると共に前述した問題を解決できるという利点がある。

【0026】第 2 実施形態；絶縁テープを使ってスイッチングトランジスタチップ及びコントロール ICチップを垂直に配置した場合

この第 2 実施形態及び後述する第 3 実施形態でのマルチチップパッケージ構造をもつ電力素子の平面構造は実質的に同一なため、一つの図面を用いて平面構造を説明する。第 2 実施形態と第 3 実施形態との違いは、第 2 実施形態では絶縁性接着手段として絶縁テープを使用する一方、第 3 実施形態では液状の非導電性接着剤を使用することである。図中の参照符号は前述した第 1 実施形態のそれと対応づけることによって理解を容易にしておき、第 1 実施形態と重複する部分は反復を避けて説明を省略する。

【0027】図7は、本発明の第2及び第3実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するために示す平面図である。図7を参照すれば、本発明の第2及び第3実施形態によるマルチチップパッケージ構造をもつ電力素子は、チップパッド202とインナーリード204とアウターリード（図示せず）とを含むリードフレーム200と、前記リードフレーム200のチップパッド202上に導電性接着剤210により取り付けられたスイッチング素子であるトランジスタチップ208と、前記トランジスタチップ208の表面の縁部の一定距離を除いた残りの中央部を覆う絶縁性接着手段214と、前記絶縁性接着手段214上に取り付けられるコントロールICチップ212と、前記コントロールICチップ212のボンドパッド216と前記トランジスタチップ208のボンドパッド216とを相互接続させる第1金属細線218と、前記トランジスタチップ208のボンドパッド216及び前記コントロールICチップ212のボンドパッド216と前記リードフレーム200のインナーリード204を相互接続させる第2金属細線220と、前記リードフレーム200のチップパッド202、インナーリード204、トランジスタチップ208、コントロールICチップ212及び前記第1及び第2金属細線218、220を封止する手段（図8の230）とで構成される。

【0028】ここで、第2実施形態では前記絶縁性接着手段214として絶縁テープを使用し、第3実施形態では液状の非導電性接着剤を使用する。図中、参照符号206はコイニング部、216はチップのボンドパッドをそれぞれ表す。また、図中、参照符号Yは前記トランジスタチップ208の縁部から絶縁性接着手段214までの距離であって、少なくともワイヤーボンディングできる距離が確保されるべきところを表す。

【0029】図8は、本発明の第2実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するために示す図面であって、図7のVIII-VIII'線断面図である。図8を参照すれば、第1実施形態では二つのチップ208、212を水平構造にしてチップパッド202上に配置していたが、この実施形態では垂直構造にして、すなわち、導電性接着剤210であるソルダを使ってトランジスタチップ208を先に取り付け、前記トランジスタチップ208の上部に絶縁性接着手段である絶縁テープ214を使ってコントロールICチップ212を取り付けている。

【0030】このとき重要なのは、第1実施形態のように二つのチップ208、212間の絶縁が別に問題にならないということである。すなわち、トランジスタチップ208の表面にある最終保護膜が二つのチップ間の絶縁を保証するために、両チップの配置を垂直構成した構造によって両チップ間の絶縁特性が確保される効果が得られる。ここで、絶縁テープを使用すればコントロール

ICチップ212を取り付ける工程で熱処理工程を施さなくても良いので、工程が単純化される効果が得られ、かつ、ダイチルトの欠陥を防止できるので製品の信頼性が向上する。このほかに、チップパッド202の寸法を縮めることでマルチチップパッケージ構造をもつ電力素子を小型化できるので、製造コストが下がり、他の電子機器への適用が有利になる最大の効果がある。

【0031】製造方法

まず、リードフレームのチップパッドにスイッチング素子であるトランジスタチップを導電性接着剤であるソルダを使って取り付ける。次に、前記トランジスタチップ上に絶縁性接着手段である絶縁テープを形成する。続いて、前記絶縁テープ上にコントロールICチップを適宜な温度及び圧力で取り付ける。その後、前記トランジスタチップ及び前記コントロールICチップに対してワイヤーボンディング及び封止工程を行ない、本発明の第2実施形態によるマルチチップパッケージ構造をもつ電力素子の製造を完了する。

【0032】第3実施形態；液状の非導電性接着剤を使ってスイッチングトランジスタチップ及びコントロールICチップを垂直に配置した場合

図9は、本発明の第3実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するために示す図面であって、図7のVIII-VIII'線断面図である。この実施形態は、絶縁性接着手段として絶縁テープに代えて液状の非導電性接着剤314を使用した以外は、第2実施形態の構成と同様である。液状の非導電性接着剤314は、通常、導電性接着剤310と類似であるが、充填剤として粒状の銀（Ag）に代えて粒状のシリカを取り入れて接着剤の導電性を変えたものである。また、その製造方法においても、コントロールICチップ312を取り付けた後に液状の非導電性接着剤314を硬化させるための熱処理工程をさらに施すことを除いては、第2実施形態と同様である。

【0033】本発明は前述した実施形態に限定されるものではなく、本発明の属する技術的な思想内で当分野における通常の知識を有した者であれば、これより多くの変形が可能なのは言うまでもない。

【0034】

【発明の効果】本発明によれば、以下の効果が得られる。

- (1) 高い絶縁耐圧を要するスイッチング素子であるトランジスタと駆動素子であるコントロールICとが同時に単一のパッケージに搭載されるマルチチップパッケージ構造をもつ電力素子において、パッケージング工程をさらに単純化できる、
- (2) パッケージを小型化できる、
- (3) 製品の製造コストをダウンできる。

【図面の簡単な説明】

【図1】ダイ接着剤の間にセラミック板を挟み込んだ場

特開 2001-110986

ケージ構造をもつ電力素子を説明するために示す断面図。

【図9】本発明の第3実施形態によるマルチチップパッケージ構造をもつ電力素子を説明するために示す断面

05 図。

【符号の説明】

100 リードフレーム

102 チップパッド

104 インナーリード

106 コイニング部

108 トランジスタチップ

112 コントロールICチップ

110 導電性接着剤

114 絶縁テープ

116 ボンドバッド

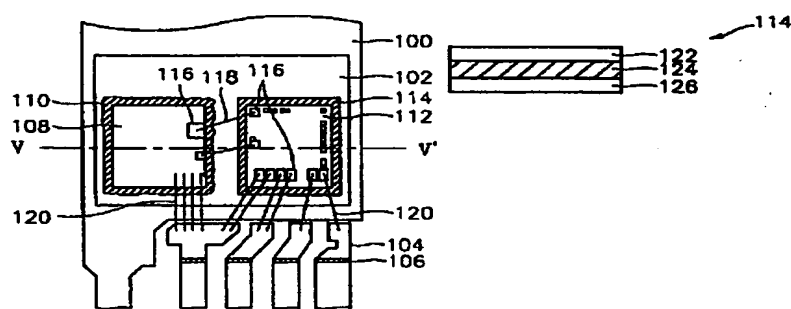
118 第1金屬細線

120 第2金屬細線

【図2】



【例 6】



【図8】

